A/D-Umsetzer mit sukzessiver Annäherung (Wägeumsetzer)

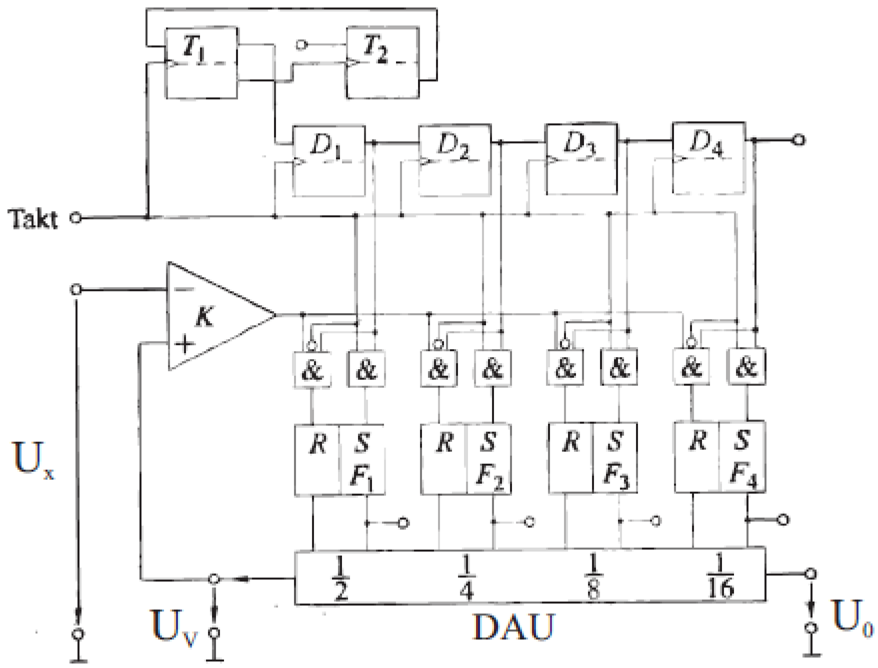


Abbildung 1: Schaltung für die ersten 4–Bit eines Wägeumsetzers.

Abbildung 1 zeigt schematisch die Schaltung der ersten 4-Bit eines A/D Wägeumsetzers. U_x ist die zu messende Spannung, U_0 die Referenzspannung des Digital/Analog-Umsetzers (DAU), U_V ist die vom DAU erzeugte Vergleichsspannung.

a) Betrachten Sie im Folgenden eines 8-Bit Umsetzer. Welche Spannungswerte U_V repräsentieren die einzelnen Bits?

Lösung

Die Bits (engl. Häppchen/Stückchen) entsprechen hier bestimmten Teilspannungen, so wie die Wägestücke einer Balkenwaage verschiedenen Gewichten entsprechen:

$Bit-Code$	Bit	U_V
10000000	1	$\frac{U_0}{2}$
01000000	2	$\frac{U_0}{4}$
$\ddots$	3	$\frac{U_0}{8}$
	$\vdots$	$\vdots$
00000001	8	$\frac{U_0}{256}$

U_V kann dadurch jede Summenkombination der einzelnen Teilspannungen annehmen. (Das wären 256 verschiedene Werte).

b) Geben Sie die digitale Auflösung (LSB) des A/D-Wandlers an.

Lösung

Die „digitale Auflösung“ wird durch das LSB angegeben. LSB steht für „Least Signifikant Bit“, also das niederwertigste Bit, das kleinstmögliche "Häppchen". Im Falle von *N* = 8 Bit bedeutet dies also:

$$\Delta U = \frac{U_0}{2^N} = \frac{U_0}{2^8} = \underline{\underline{\frac{U_0}{256}}} \quad \approx 3,9 \cdot 10^{-3} \cdot U_0$$

Der Gesamte messbare Bereich wird also in 256 Teile eingeteilt

Zusatzbemerkung: Unterschied zu einem „4+4-Bit“ Umsetzer

Bei einem 8-Bit-Umsetzer erhält man eine optimale Auflösung, die Spannung wird als Dual-codierte Zahl abgelesen.
Bei einem 4+4-Bit-Umsetzer wird die Spannung dagegen als BCD-codierte Zahl abgelesen und damit eine möglichst schnelle Codierung (im Code-Umsetzer) für die Zifferndarstellung im Dezimalsystem erreicht (wo die Ziffern sich immer um eine Zehnerpotenz unterscheiden). Dazu wählt man eine Unterteilung, bei der nach 4 Bits (nötig für BCD-Zahlencodierung) diesselbe Folge zehnfach mehr unterteilt folgt:

$$\underbrace{\frac{1}{2},\frac{1}{4},\frac{1}{8},\frac{1}{16}}_{Ziffer\,1};\underbrace{\frac{1}{20},\frac{1}{40},\frac{1}{80},\frac{1}{160}}_{Ziffer\,2};\underbrace{\ldots}_{Ziffer\,3}$$

Für die Teilspannungen gilt also:

$$\underbrace{\frac{U_0}{2},\frac{U_0}{4},\frac{U_0}{8},\frac{U_0}{16}}_{Ziffer\,1};\underbrace{\frac{U_0}{20},\frac{U_0}{40},\frac{U_0}{80},\frac{U_0}{160}}_{Ziffer\,2};\underbrace{\ldots}_{Ziffer\,3}$$

Ziffer 1: 0,0625 - 0,9375 U_0
Ziffer 2: 0,00625 - 0,09375 U_0

Das niederwertigste Bit ist hier nur 1/160:

$$U_{LSB} = \Delta U = \frac{U_0}{160} = 6,25 \cdot 10^{-3} \cdot U_0$$

Wir erhalten also bei gleicher Bitzahl eine schlechtere Auflösung als beim reinen 8bit-Umsetzer. Dafür ergibt jede 4-stellige BCD-Bitfolge bei geeigneter Wahl von U_0 gleich die Dezimalziffer für die entsprechende Stelle in der Anzeige.

c) Beschreiben Sie den Umsetzungsvorgang für $U_x = 9{,}3V$ und $U_0 = 16V$ für die ersten 5 Taktzyklen und skizzieren Sie den Spannungsverlauf für U_V in Abhängigkeit des Taktzyklus.

Lösung

Hier erfolgt eine ausführliche Beschreibung (nach E. Schrüfer, Elektrische Messtechnik, Hanser Verlag, 9. Auflage). Ausreichend für die Aufgabenstellung ist eine stichpunktartige Abarbeitung, die das Prinzip des "Abwägens" in der Funktion des jeweiligen Bauteil und Flipflops beschreibt.

Takt 1 (Initialisierungstakt):

Ladungssignal Q = 1 an den Eingängen von T_1 und D_1

Dennoch passiert beim ersten Takt nichts, weil das T_1-FlipFlop noch keine Ladung an das D_1-FF weitergibt (2. Eingang Q = 0). Dies geschieht erst im nächsten Takt (mithilfe des weitergeschobenen Ladungssignals von T_2). Dann wird zusammen mit dem nächsten Taktsignal Q = 1 am D_1-FF, da hiermit dann beide Eingänge aktiviert werden. Somit wird nacheinander mit jedem Takt das folgende D-FF aktiviert und die Teilspannungen zugeschalten.

Dieser 1. Takt dient nur dem Initialisieren ⇨ Rücksetzen von F_1 … F_4

Takt 2:

Beim zweiten Takt schiebt das T_2-FF den Takt an das T_1-FF, damit liegt am T_1-FF an beiden Eingängen etwas an und für das D_1-FF gibt Q = 1 an das Setzbit S (über eine &-Verknüpfung in Koinzidenz mit dem aktuellen Taktsignal).

Taktsignal an:

$Q(D_1) = 1 \quad \rightarrow \quad \boxed{\&}$ -Verknüpfung setzt RS_1-Flipflop: $Q(RS_1) = 1$
⇨ 1. Teilspannung wird zugeschaltet

Komparatorschaltung mit $U_V = \frac{U_0}{2} = \frac{16V}{2} = 8V$

$$\boxed{U_V < U_x} \quad \Rightarrow \quad \boxed{K = 0}$$

Der Komparator liefert also Q = 0.

Daraus folgt:

$Q(R_1) = 0$
$Q(S_1) = 1$

Taktsignal aus:

Ist der Wert zu groß (das Wägestück zu schwer), so wird das Bit wieder weggenommen. In diesem Fall ist der Wert nicht zu groß.

Die linke &-Verknüpfung gibt Q = 0 an das Rücksetzbit R aus (vom ausgeschalteten Takt bekommt es zwar eine 1, aber von K bekommt es eine 0 am Eingang).

$\Rightarrow \quad RS_1 = 1$ (RS-Flipflop bleibt)
$\Rightarrow$ Zustand (10000000) wird gehalten

Takt 3:

Beim nächsten Takt gibt das D_2-FF Q = 1 aus und das nächste Setzbit S_2 wird gesetzt.

Taktsignal an:

$$Q(D_2) = 1 \quad \rightarrow \quad Q(RS_2) = 1 \quad (Zustand: 1100\,0000)$$

Taktsignal aus:

Ist der Wert zu groß (das Wägestück zu schwer), so wird das Bit wieder weggenommen. In diesem Fall ist der Wert zu groß.

Für den Komparator gilt:

$$U_V = \frac{U_0}{2} + \frac{U_0}{4} = 12V > U_x \quad \Rightarrow \quad \boxed{K = 1} \quad \Rightarrow \quad Q(R_2) = 1$$
$$\Rightarrow \quad RS_2 = 0$$

Daraus folgt ein Rücksetzen des RS_2-Flipflops

Die Teilspannung $\frac{U_0}{4}$ wird also wieder abgeschaltet ⇨ Zustand: 1000 0000

Takt 4:

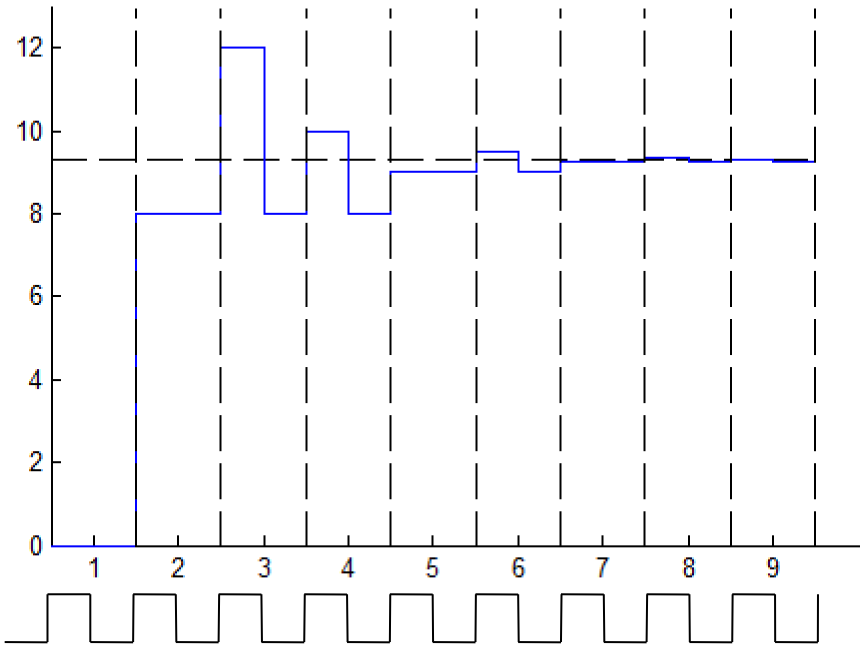
$$Q(D_3) = 1 \quad \Rightarrow \quad RS_3 = 1 \quad (\text{Zustand}: 1010\,0000)$$
$$\Rightarrow \quad U_V = \frac{U_0}{2} + \frac{U_0}{8} = 10V > U_x \quad \Rightarrow \quad K = 1$$

$\Rightarrow$ Rücksetzen von RS_3 $\Rightarrow$ $1000\,0000$ wird gehalten

Takt 5:

$$Q(D_4)=1 \quad \Rightarrow \quad RS_4=1 \quad (Zustand: 10010000)$$
$$\Rightarrow \quad U_V=\frac{U_0}{2}+\frac{U_0}{16}=9V<U_x \quad \Rightarrow \quad K=0$$
$$\Rightarrow \quad RS_4=1 \quad \Rightarrow \quad 10010000 \text{ wird gehalten}$$

usw.
Spannungsverlauf mit Taktverlauf:



d) Geben sie das digitale Ergebnis $F_1 F_2 \dots F_8$ der Umsetzung an. Was bedeutet diese Zahl?

Lösung

Digitales Ergebnis der Umrechnung

U_V	$vgl.$		F
$\frac{U_0}{2} = \frac{16V}{2} = 8V$	$< U_x$	$\Rightarrow$	$F_1 = 1$
$\frac{U_0}{2} + \frac{U_0}{4} = 12V$	$> U_x$	$\Rightarrow$	$F_2 = 0$
$\frac{U_0}{2} + \frac{U_0}{8} = 10V$	$> U_x$	$\Rightarrow$	$F_3 = 0$
$\frac{U_0}{2} + \frac{U_0}{16} = 9V$	$< U_x$	$\Rightarrow$	$F_4 = 1$
$9V + \frac{U_0}{32} = 9{,}5V$	$> U_x$	$\Rightarrow$	$F_5 = 0$
$9{,}25V$	$< U_x$	$\Rightarrow$	$F_6 = 1$
$9{,}375V$	$> U_x$	$\Rightarrow$	$F_7 = 0$
$9{,}3125V$	$> U_x$	$\Rightarrow$	$F_8 = 0$

Das digitale Ergebnis lautet also: 1001 0100

Das Ergebnis bedeutet für die Umrechnung in eine Dezimalzahl:

$$U_x \approx \frac{U_0}{256} \cdot \left(F_8 \cdot 2^0 + F_7 \cdot 2^1 + \dots + F_1 \cdot 2^7 \right) = \underline{\underline{9{,}25V}}$$

Zusatzaufgabe:

Sie wollen mit dem Wägeumsetzer eine Wechselspannung $U_x(t) = U_A \cdot \sin(\omega_x t)$ abtasten. Wie groß darf die Frequenz f_x , der zu messenden Wechselspannung $U_x(t)$ bei einer Auflösung von 8 Bit maximal sein, wenn die Abweichung zwischen $U_x(t)$ und dem abgetasteten Wert maximal dem Spannungswert des niederwertigsten Bits betragen soll? Es gilt: $f_0 = 1MHz, \quad U_A = 10V, \quad U_0 = 16V$.

Lösung

Wir bestimmen die maximale Steigung der Funktion.

$$\frac{dU_x}{dt}(t) = \frac{d}{dt}(U_A \cdot \sin \omega_x t) = \omega_x \cdot U_A \cdot \cos \omega_x t$$
$$max\left(\frac{dU_x}{dt}\right) = \omega_x U_A = 2\pi f_x \cdot U_A$$

Die Spannungsänderung pro Messzyklus soll nun $< U_{LSB}$ sein, so dass diese Änderung keinen Einfluss mehr auf die gemessene Spannung hat. Mit einem Messzyklus der Dauer T ergibt sich durch lineare Annäherung der Steigung:

$$max\left(\frac{dU_x}{dt}\right) \cdot T < U_{LSB}$$

Wie lange dauert nun ein Messzyklus?

Ein **Messzyklus** dauert bei 8 Bit 9 Takte, also n + 1 Takte wegen Initialisierungstakt und Rücksetzvorgang. Die Dauer des Messzyklus wird auch als „**Conversion Time**“ bezeichnet.

Da sich die Spannung um maximal U_{LSB} ändern darf ergibt sich somit:

$$2\pi f_x \cdot U_A \cdot (n+1) \cdot \frac{1}{f_0} < \frac{U_0}{2^n}$$
$$\Rightarrow \quad f_x < \frac{U_0}{U_A} \cdot f_0 \cdot \frac{1}{2\pi \cdot (n+1) \cdot 2^n} = \frac{16V}{10V} \cdot 1Mhz \cdot \frac{1}{2\pi \cdot 9 \cdot 2^8} = \underline{\underline{110\,Hz}}$$

Der ADC ist also relativ langsam. Dafür brauchen aber auch nur die Vergleichsspannung und die Schrittzahl erhöht werden um mehr Bit messen zu können. Zudem ist er sehr kostengünstig und präzise.